

PAT-NO: JP404274272A

DOCUMENT-IDENTIFIER: JP 04274272 A

TITLE: IMAGE FORMING DEVICE

PUBN-DATE: September 30, 1992

INVENTOR-INFORMATION:

NAME

TAKEUCHI, AKIHIKO

TANIGAWA, KOICHI

YANO, HIDEYUKI

OTSUKA, YASUMASA

YUNAMOCCHI, TAKAYASU

SASAME, HIROSHI

NANATAKI, HIDEO

HASEGAWA, HIROTO

ASSIGNEE-INFORMATION:

NAME

CANON INC

COUNTRY

N/A

APPL-NO: JP03055706

APPL-DATE: February 28, 1991

INT-CL (IPC): G03G015/16, G03G015/00

ABSTRACT:

PURPOSE: To perform stable transfer extending over a long period of time by impressing a specified bias on a transfer means, judging a span of service life in the transfer means through voltage or current value at that time, and displaying the timing of replacement.

CONSTITUTION: With a signal out of a main central processing unit 16, a sub central processing unit 15 makes a current of specified value flow to a transfer roller 2 via a high tension power source 12 by means of a constant current drive circuit 13 as a control bias at an area A at time of transfer at the last time, and voltage at this time is detected, with which constant voltage control takes place at the transfer time. Here an electrical characteristic is changed by use or wear, etc., of the transfer roller 2. Accordingly voltage of the transfer roller 2 is monitored by the central processing unit 16, displaying it on a display part 5, thus a replacing time of the transfer roller is made to be known.

COPYRIGHT: (C)1992,JPO&Japio

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-274272

(43) 公開日 平成4年(1992)9月30日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 3 G 15/16	1 0 3	7818-2H		
15/00	1 0 2	8004-2H		

審査請求 未請求 請求項の数1(全 5 頁)

(21) 出願番号 特願平3-55706

(22) 出願日 平成3年(1991)2月28日

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 竹内 昭彦

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72) 発明者 谷川 耕一

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72) 発明者 矢野 秀幸

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(74) 代理人 弁理士 入江 晃

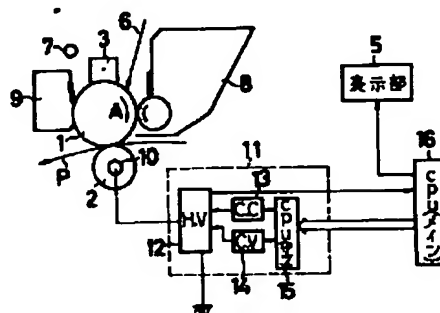
最終頁に続く

(54) 【発明の名称】 画像形成装置

(57) 【要約】

【目的】 転写ローラなどの接触タイプの転写手段を備えた画像形成装置において、転写ローラの使用による特性の変化を補償して、長期にわたって安定した転写を遂行できるような画像形成装置を得ることを目的とする。

【構成】 前回転写時、紙間など像担持体と転写手段とが直接当接する時点で転写手段にバイアスを印加し、この時の電圧、電流値によって該転写手段の寿命を判定して交換時期を知ることによって、常時良好な画像を得られる。



【特許請求の範囲】

【請求項1】 走行する像担持体と、これに圧接して同期走行する接触型の転写手段とをそなえ、両者の圧接部位として形成される転写部位に転写材を通過させるとともに、前記転写手段に転写バイアスを印加して転写を行なう画像形成装置において、前記像担持体と前記転写手段とが直接当接する非転写時点において、転写手段に所定のバイアスを印加し、このときの電圧ないしは電流値によって転写手段の寿命を判断して交換時期を表示する手段をそなえてなる画像形成装置。

【発明の詳細な説明】

【0001】

【発明の目的】

【産業上の利用分野】 この発明は、静電複写機、同プリンタなど静電転写プロセスを利用する画像形成装置に関するものである。

【0002】

【従来技術と解決すべき課題】 走行する像担持体と、これに圧接して同期走行する転写ローラ、転写ベルトなどの接触タイプの転写手段をそなえ、両者の圧接部位を転写部位として、該転写部位に紙などの転写材を通過させて、この時まで像担持体に形成されて転写部位に到来するトナー像と当接させるとともに、前記転写手段に転写バイアスを印加し、よって形成される電界の作用で像担持体側のトナー像を転写材に転移させるように構成した画像形成装置は従来から周知である。

【0003】 このような画像形成装置において、転写のさいに所望の転写電流を得るために印加バイアスを制御する手段として定電圧ないしは電流制御が行なわれるのが普通である。

【0004】 このような場合、転写手段として、たとえば転写ローラについて云うと、この種のローラはゴムなどの弾性材から構成されており、温湿度の変化による抵抗値の変化が極端であるので、定電圧制御を行なった場合、過大な抵抗値による転写電流不足、過小な抵抗値による電荷の突き抜けなど問題の発生を免れず、また、定電流制御の場合、この種の画像形成装置では、種々なサイズの転写材に対して1個の像担持体を使用しているのが普通であるので、転写材サイズによっては、像担持体と転写ローラとが直接当接することが当然あり、これによる局所的な抵抗値の差異によって転写材の存在する部分の電流が不足して転写不良を生ずることがある。

【0005】 上記のような問題を解決する手段として、前回転写時、隣接転写材の紙間など転写材が存在しない領域でバイアスを印加して、この時の電圧、電流を測定して転写ローラの抵抗値を検知し、これによって転写時に所望の転写電流が得られるようなバイアスを印加するような方式が提案され、たとえば低温環境下で転写ローラの抵抗値が増大している場合には、転写バイアス電圧を上昇させて転写不良の発生を阻止できるなど一定の効果

が期待できる。

【0006】 しかしながら、このような手段をとる場合、前述のように、転写ローラはゴムなどで構成されているのが普通であるので、使用につれて摩耗したりその電気的特性が変化したりして、バイアスを変化させても良質の画像が得られないような状態になっても制御を実行しようとするので好適なバイアスが得られず、画質の劣化を生じたり、像担持体を損傷したりする不都合を生ずることがあった。

10 【0007】 本発明は、上記のような、接触タイプの転写手段を使用する画像形成装置において、非画像領域で印加するバイアスによって得られる電圧または電流値をもとに転写手段の寿命を判定し、転写手段交換の時期を知ることによって、前述のような、該手段の特性変化による画質劣化の問題を回避できるような画像形成装置を提供することを目的とするものである。

【0008】

【発明の構成】

【課題を解決する技術手段、その作用】 上記の目的を達成するため、本発明は、走行する像担持体と、これに圧接して同期走行する接触型の転写手段とをそなえ、両者の圧接部位として形成される転写部位に転写材を通過させるとともに、前記転写手段に転写バイアスを印加して転写を行なう画像形成装置において、前記像担持体と前記転写手段とが直接当接する非転写時点において、転写手段に所定のバイアスを印加し、このときの電圧ないしは電流値によって転写手段の寿命を判断して交換時期を表示する手段をそなえてなることを特徴とするものである。

30 【00010】 このように構成することによって、転写ローラ、転写ベルトなど、接触型の転写手段をそなえた画像形成装置において、該転写手段をその寿命がぎり長期にわたって有効に、かつ常時画質の劣化を招来することなく利用することが可能となる。

【00011】

【実施例の説明】 図1は本発明の実施態様を示す画像形成装置の概略側面図であって、紙面に垂直方向に軸線を有し、矢印A方向に回転走行する像担持体1の表面に、図示の場合OPC感光層が形成されているものとし、該感光層が一次帯電器3によって一様に負帯電されたのち、該帯電面に画像変調されたレーザビーム6が照射され、所定部分の電位が減衰して静電潜像が形成される。

【00012】 その後、この潜像が、像担持体と現像器8が対向して形成される現像部位に到来すると、該現像器8からマイナス帯電したトナーがこれに供給されてトナー像となり、像担持体1の回転にともなって、トナー像が像担持体1と転写ローラ2が当接して形成される転写部位に至ると、これにタイミングを合わせて転写材Pが該転写部位に供給され、これとともにバイアス手段11によって転写ローラ2にトナーと逆極性の転写バイア

3

スが印加されて、像担持体側のトナー像は転写材に転写する。転写ローラとしては、たとえば、EPDMにカーボンを分散させて体積抵抗が $10^7 \sim 10^{10} \Omega \text{cm}$ 程度、硬度を $25 \sim 30^\circ$ （アスカ-C硬度）程度に調整したものを好適に使用することができる。

【00013】その後転写材は不図示の定着部位に至り、転写に寄与せず像担持体1に残る残留トナーはクリーナ9によって除去されて次の画像形成工程に入り得る状態となる。

【00014】次にバイアス手段11について説明する。 10

【00015】バイアス手段11は、高圧電源12、定電流駆動回路13、定電圧駆動回路14およびこれを制御するためのD/Aコンバータ付きのサブCPU15からなり、このサブCPU15はA/Dコンバータおよびメモリーを内蔵するメインCPU16によって制御されるようになっている。

【00016】上記メインCPU16からの信号によって、サブCPU15は第2図に示すタイミングチャートの前回転写時の領域Aにおいて、制御バイアスとして定電流駆動回路13によって、高圧電源12を介して転写ローラ2に所定値の電流を流し、このときの電圧 V_r を検知し、これによって転写時に定電圧制御を行なうものとする。 20

【00017】制御時のバイアス値の一例として、所定電流値として $20 \mu\text{A}$ 程度の電流値を選び、このとき得られる電圧値で転写時に手電圧制御を行なうことによって良好な結果が得られることが判明している。

【00018】なお図示のチャートでは前回転写時に逆バイアスを印加しているが、これはほぼ -1500V 程度の逆バイアスを印加することによって転写ローラ2に付着しているトナーを静電反発力によって像担持体1にもどして該ローラを清掃するためである。 30

【00019】第3図は低温低湿環境（L/L； 15°C 、 $10\% \text{RH}$ ）、常温常湿環境（N/N； 25°C 、 $50\% \text{RH}$ ）、高温高湿環境（H/H； 32.5°C 、 $85\% \text{RH}$ ）の各環境下で、前回転写時 $20 \mu\text{A}$ の制御を行なった場合の転写バイアス電圧を示している。

【00020】図示実線Aは初期における転写ローラの状態で、点線Dで囲まれた領域は使用可能な範囲、点線より上方は電圧が上がらず、電荷の突き抜けや像担持体の損傷が発生するおそれのある範囲、点線より下方の範囲は、転写電流が不足して転写不良が発生しやすい範囲である。 40

【00021】一般的に、転写ローラを使い込むと次第に抵抗値が下がり2点鎖線Bの方にシフトするが、低温低湿環境下では転写ローラの脱湿、表面に付着する物質の影響などで抵抗値があがり、図示1点鎖線Cの方向にシフトすることもある。

【00023】いずれも数万ないし数十万枚通紙後に生 50

4

ずる現象であるが、このほかにも、転写ローラの摩耗によってその電気的特性が変化して、前述の点線Dからはみ出すこともある。

【00024】いずれにしても点線Dからはみ出した場合には、その転写ローラは寿命がきたと考えることができる。

【00025】そこで、CPU16によって $20 \mu\text{A}$ 制御時の転写ローラ2の電圧 V_r をモニタして、これが $V_{\min} \leq V_r \leq V_{\max}$ のような関係にある時には正常と判断して操作を継続し、 $V_{\min} > V_r$ あるいは $V_{\max} < V_r$ となったときには、表示部5にこれを表示して転写ローラを交換すればよい。

【00026】転写ローラを長期にわたって使用すると、その周方向に抵抗ムラが生じ、異常画像が発生することがある。

【00027】このような場合には、定電流制御時に像担持体の1回転以上にわたって転写バイアス V_r を測定し、最大値と最小値の差 ΔV_r を求めることによって転写ローラの交換時期をすることが出来る。

【00028】たとえば 前記第2図に示すチャートの領域Aにおいて、メインCPU16に取り込まれた電圧を 256 分割して最大値と最小値をCPUのメモリーに取り込んで差 ΔV_r を求めた。この場合、 ΔV_r が V_r に対して $\pm 20\%$ 程度ではほぼ許容出来る画質のものが得られたが、 $\pm 40\%$ を越えると局部的な転写不良、電荷の突き抜け、トナーの飛び散りなどが発生することが判明した。

【00029】そこで図2のチャートの領域Aを丁度像担持体が1回転する時間とし、 256 回のサンプリングの平均値 V'_r を求め、これによって許容値 $\Delta V_{r0} = V'_r \times 0.4$ を算出してこのとき同時に求めた ΔV_r と比較した。

【00030】その結果、 V'_r に関しては、前記実施態様における V_{\min} 、 V_{\max} を用い、 $V_{\min} > V'_r$ または $V_{\max} < V'_r$ となった場合に転写ローラを交換し、また ΔV_r に関しては、 $\Delta V_r > \Delta V_{r0}$ となったらローラを交換するように表示する。

【00031】このような仕方での判定を行なったところ、抵抗ムラによる画質の劣化を防止し、抵抗値のシフトについても、上記のように平均値 V'_r を用いることでローラの円周方向のムラの影響を回避して高精度の判定が可能となった。

【00032】図5は他の実施態様を示すもので、図1に図示の装置の転写ローラへバイアスを印加する部分のみを示してある。

【00033】前回転写時の制御バイアス印加時に定電圧駆動回路19によって定電圧制御を行ない、この時の電流値 i_r を転写ローラの1からN周分だけ平均した値 i'_r によって転写ローラの抵抗値を知って転写バイアスを決定する。

5

【00034】すなわち、検出電流値 i_r に相当する信号を電源18からメインCPU16のA/Dコンバータに入力して適正転写バイアス V_{TC} を決定する。

【00035】 i_r と V_{TC} の関係は、 $V_{TC} = C_1 i_r + C_2$ (ここで C_1 、 C_2 は定数) から演算で求めてもよいし、また、第6図に示すようなルックアップテーブルをCPU内部にあるいは外部メモリとして用意して、これから適正バイアス値を求めてもよい。

【00036】このようにして求めた V_{TC} を用い、前述の実施例と同様に、 $V_{min} < V_{TC}$ あるいは $V_{max} < V_{TC}$ となったときに交換時期到来の表示をすればよい。

【00037】また、転写ローラ1周にわたって i_r を求め、最大値と最小値から Δi_r を算出して円周方向の抵抗ムラの判定を行なうこともできる。

【00038】このような構成とすることによって、定電流制御手段が不要となるのでコスト的に有利であり、また、入力電流値が小さすぎた場合、断線などの異常がでたときそのメッセージを表示できて、ローラ交換時期の表示以外に、自己診断を行なうことができる。

【00039】

【発明の効果】以上説明したように、本発明によるときは、像担持体とこれに圧接する転写ローラなど接触タイプの転写手段を使用する画像形成装置において、上記両者の間に転写材が存在しないときに転写手段に所定のバイアスを印加し、このとき得られた電圧あるいは電流値

6

によって転写手段の寿命を判定出来るので、長期の使用による転写手段の摩耗、特性劣化などを事前に回避して、転写手段を有効に使用できるとともに常時良好な画像を得るのに顕著な効果がある。

【図面の簡単な説明】

【図1】本発明の実施態様を示す画像形成装置の概略側面図、

【図2】同上の作動を示すタイミングチャート、

【図3】同上作動態様を説明する図

【図4】他の実施態様を説明する説明図、

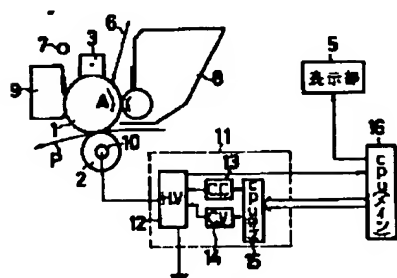
【図5】他の実施態様を示す画像形成装置の転写バイアス印加手段を示すブロック図、

【図6】同上に使用するルックアップテーブル。

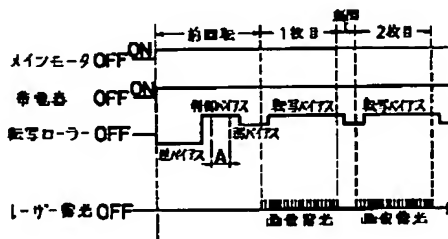
【符号の説明】

- | | |
|----|---------------|
| 1 | 像担持体 |
| 2 | 転写ローラ |
| 3 | 一次充電器 |
| 5 | 表示部 |
| 11 | バイアス手段 |
| 12 | 転写バイアス印加用高圧電源 |
| 13 | 定電流駆動回路 |
| 14 | 定電圧駆動回路 |
| 15 | サブCPU |
| 16 | CPU |

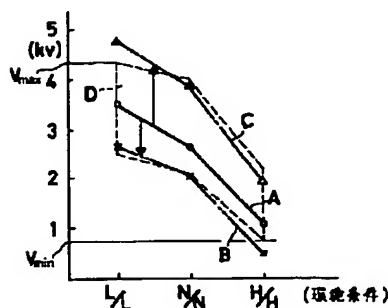
【図1】



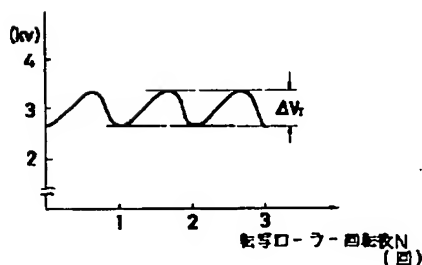
【図2】



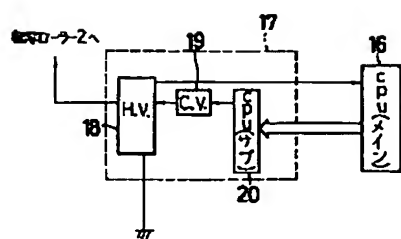
【図3】



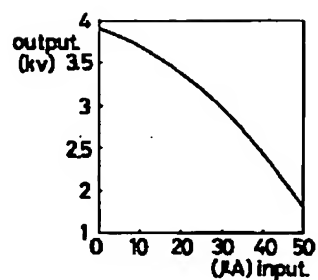
【図4】



【図5】



【図6】



フロントページの続き

(72)発明者 大塚 康正
東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内
(72)発明者 弓納持 貴康
東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72)発明者 笹目 裕志
東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内
(72)発明者 七瀬 秀夫
東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内
(72)発明者 長谷川 浩人
東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内